

⑮ 公開特許公報 (A)

昭61-141174

⑯ Int. Cl.

H 01 L 27/14
H 04 N 5/335

⑰ 識別記号

⑱ 庁内整理番号

7525-5F
8420-5C

⑲ 公開 昭和61年(1986)6月25日

⑳ 審査請求 未請求 発明の数 1 (全4頁)

㉑ 発明の名称 固体撮像装置

㉒ 特 願 昭59-263366

㉓ 出 願 昭59(1984)12月13日

㉔ 発 明 者 竹 下 哲 義 大阪府大和3丁目3番5号 株式会社諏訪精工舎内
㉕ 発 明 者 栗 原 一 大阪府大和3丁目3番5号 株式会社諏訪精工舎内
㉖ 発 明 者 岡 秀 明 大阪府大和3丁目3番5号 株式会社諏訪精工舎内
㉗ 発 明 者 長 谷 川 和 正 大阪府大和3丁目3番5号 株式会社諏訪精工舎内
㉘ 出 願 人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号
会社
㉙ 代 理 人 弁理士 最 上 務

明 細 書

本発明は、固体撮像素子を用いた固体撮像装置に関するものである。

(従来の技術)

従来、固体撮像素子としてCCD型やMOS型が採用化されている。固体撮像素子は構造上、極めて微弱な信号を得る。消費電力が少なく、長寿命であるなどの利点がある。さらに、CCD型とMOS型を比べると、MOS型はCCD型よりも画素数が多くて、最近距離撮影の制限がないので大きな信号量を取り出せる。しかし、MOS型は雑音が多いという欠点を有する。第3図に代表的なMOS型の回路模式図をのせる。この図を用いて雑音の発生原因をのべると、素子の回路は素子MOSFETとスイッチの両方にともなう雑音であり、これは素子MOSFETの $V_1 \sim V_n$ の配線抵抗が大きい。さらに $V_1 \sim V_n$ についているトランジスタの電流-転換容量が大きいため、スイッチによって雑音電圧を発生出してしまふことによる。さらには、素子MOSFETのゲートに付着した汚染物による漏れ電流の発生による。以上の

1. 発明の名称

固体撮像装置

2. 特許請求の範囲

(1) 絶縁性基板上に形成した受光素子の背面に電圧源を引出する形式の固体撮像装置において、該受光素子の下部電極の一部を酸化することによって下部電極との間に該受光素子と識別可能な層を設けたことを特徴とする固体撮像装置。

(2) 受光素子として非晶質シリコン、そして下部電極にアルミニウムもしくはアルミニウムを用いた受光素子で、非晶質シリコンのフォトリソグラフィと同時に酸化層の付加工程を併行して形成することを特徴とする特許請求の範囲第1項記載の固体撮像装置。

3. 発明の好ましい形態

(発明上の利点等)

結晶のみに限定して行けばならぬ問題であるが、これはこの形でもVLS法でも行われその原理の一つは受光部以外に入射した光による電荷電流がポート・メインに流入することによる。

そこで、多量の結晶物を用いて素子を活性化することによって配線容量を大きく低減させ、さらに受光素子に一定容量を付けてS/N比を上げる方法が考えられる。たとえば、付加容量としてSiO₂やSi₃N₄などの薄膜を新たに成膜する方法がある。

(特許が解決しようとする問題点)

しかし前述の従来技術では受光素子や付加容量を形成するのに新たに設備を成けてやらねばならぬために製造工程が増えてしまいコストが増加するとともに、配線が均一に形成されにくいため性能が伸びつくことになる。

そこで本発明はこのような問題点を解決するもので、その目的とするところは、製造工程を増やすことなく均一な付加容量を受光素子に並列に成膜した固体増倍装置を提供することにある。

る。受光素子及びエッチング素子は半導体薄膜ならばいかなるものであっても利用は可能であるが、ここでは受光素子として非晶質シリコンのフット・レイヤード、エッチング素子として多結晶シリコン・アモルファスを併用して代表させる。第2図は第1図の断面図である。第1図において(a)は断面図、(b)は平面図であり、製造工程としては以下に示す様になる。石英ガラスなどの絶縁基板101上にノンドープの多結晶シリコン層102を形成、熱酸処理でポート絶縁層を形成後にポート・電極となる第2の多結晶シリコン層103を形成する、これによってポート・メインともなる。その後イオン打込みによってソースとドレイン電極を成ける。次に電解的増倍104としてSiO₂などを形成した後、コン・パット・ホールを形成し表面メイン105をAZなどの低電阻物質で形成し、その上に増倍絶縁層を成ることで半導体のためのポリイミド増倍層を106として形成する。以上は一般的な多結晶シリコン・アモルファスの形成方法であり、これから本発明に關して重要な第2工程である。増倍絶縁層をコン・

パット・ホールを形成するための工程！

本発明の固体増倍装置は、受光素子部分をアモルファスとして受光素子の下部電極の一部を酸化することによって形成される酸化層が上部電極との間で電荷を蓄積すること、容易に均一な付加容量が形成すること並列に成膜することができることを特徴とする。

または受光素子のパット・エッチングに酸素ガスやフ里昂ガスを用いたドライエッチング技術を用いることで必然的にできる酸化層を利用する。また、受光素子部分に非晶質シリコンを用い、パッド部分に多結晶シリコンを用いることで素子の少ない高感度かつ飽和電流の大きい固体増倍素子となる。

(作用)

本発明の上記の構成によれば、受光素子の下部電極に形成される酸化層が下部電極と上部電極の間で素子の付加容量となり、飽和電流を増やすとともに高S/N比の低雑音固体増倍素子となる。

(実施例)

第1図は、本発明の増倍装置における断面図であ

り、パット・ホールを形成した後、高感度の下部電極としてCFやAZなどで高電性薄膜107を形成するが、ここでこの薄膜は108の受光層を形成後にこの薄膜（ホトレジストがついている場合もある）をノックアウトして107の高電性薄膜を酸化して付加容量部109とするため、酸化が容易で酸化層が高感度で堅固でなくてはならない。酸化方法としては様々な方法が考えられるが、108の受光層を酸素とフ里昂のプラズマでエッチングする場合に必然的に酸化層109が形成され、なにも酸化工程を増やす必要はない。この方法で酸化した後にさらに酸素プラズマ処理したり、熱処理などで硬化してもよく、水素気酸化などもよい。本発明でこれらの酸化方法でCFとAZ-81を下部電極107として形成の増倍例を図1に示す。ここで、107の全薄膜はシリコン・プラズマ・VLS法で形成した非晶質シリコン（以下、a-Si）とすると、108は増倍電極、上部電極1ならいかなるものであっても、ここでは：：0を用いている。

条 件	電子密度 $\times 10^7/100\mu m^2$	絶縁性
(1) $OP_2 - O_2$ で $\alpha - Si$ を エッチング	0.2	良
(2) (1)に加えて O_2 プラズマ 処理	0.5	最 良
(3) (1)に加えて 熱酸化処理	0.5	良
(4) 電極に $Al - Si$ を用い (2)の条件	0.7	良
(5) 電極に $Al - Si$ を 用いて水素気で酸化	0.5	良

注) (1)～(3)の下層電極は Cr である。

第 1 表

第 1 表で電子密度は $\alpha - Si$ の密度と酸化膜の付着密度との和であるが、 $\alpha - Si$ の密度は $0.01 \times 10^7/100\mu m^2$ 程度である。均一性に關しては、(3)の条件がもっとも良く全電極でのバラツキは ± 1 以内であり、他は ± 2.5 以内である。いずれに

も(2)は断面図で、(3)は平面図である。

第 2 図は半導体の電極回路図である。

第 3 図は一般的な MOS 型固体撮像装置の回路図である。

- 101 基板
- 103 ゲート電極
- 105 垂直ライン
- 107 下層電極
- 108 受光層
- 109 酸化膜
- 110 上層電極

以 上

出 願 人 株式会社 防衛庁二舎

代 理 人 株式会社 最 正



てもこれらは Al_2O_3 等の電極膜を別途に形成すれば
よりむしろ著しく改善であり、バラツキも少ない
(510の場合に ± 5 程度)。

第 2 図の電極回路であると、以上の工程により
受光層の上に可動電極膜が正列に付いた状態と
なる。

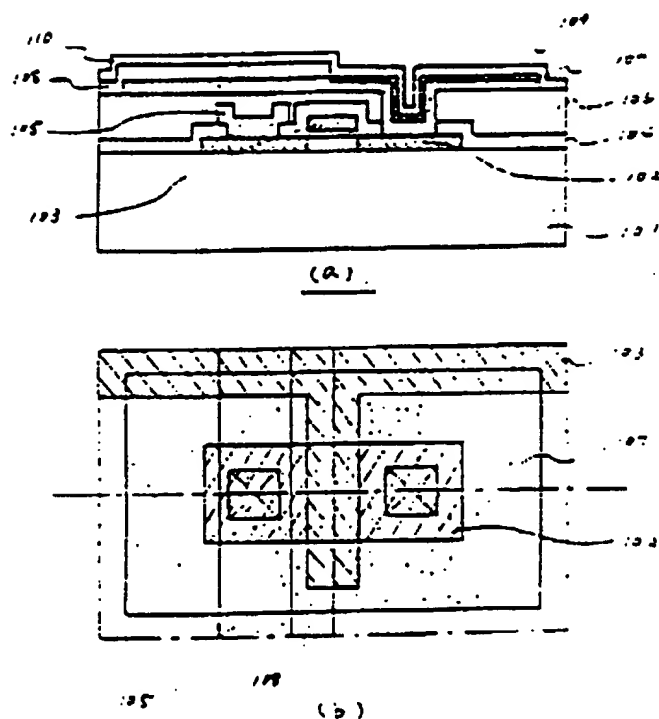
また上記例では下層電極として金属を用いたが
不純物ドーピングされた低抵抗材料シリコンを
用いて、酸化を行ない SiO_2 を形成して可動電極と
して用いることもできる。

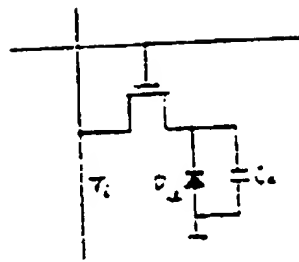
(効果の效果)

以上述べたように本発明によれば、受光層と電
子のパターンをマスクとすることで露光工程を省
くことなく、著しく容易に均一性の高い可動電
極を形成できるために S/N 比が大きく、知覚能力
の大きいすぐれた固体撮像装置を低コストで容易
に作ることができる。

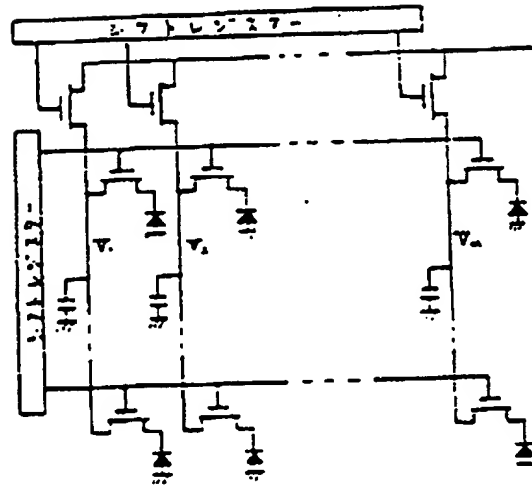
1. 図面の簡単な説明

第 1 図は本発明の固体撮像装置の電極列である。





第 2 図



第 3 図

documents are in the English language, and no concise explanation of those documents are required. Comments are, however, made on the Japanese documents 55-32026 and 61-141174 as follows:

The Japanese Patent Laid-Open No. 55-32026 teaches a liquid crystal device utilizing a semiconductor substrate. It teaches a necessity of planarizing a surface of the substrate in order to facilitate formation of an orientation control layer. Reference number 1 designates a semiconductor substrate, 4: transparent conductive film, 13: CVD SiO₂ film, 21: polyimide resin or low melting point glass layer.

The Japanese Patent Laid-Open No. 61-141174 is directed to a solid image sensor. It teaches an insulating substrate 101, non-doped polysilicon film 102, inter-layer insulating film 104 such as SiO₂, electrode 105, polyimide resin film 106.

The Rule 17(p) fee of \$240.00 is attached. Please consider these additional prior art documents.

JAPAN PATENT OFFICE (JP)

PATENT APPLICATION PUBLICATION

PATENT PUBLICATION OFFICIAL REPORT (A)

SHO61-141174

Int. Cl. ⁴ H 01 L 27/14, H 04 N 5/335

IDENTIFICATION NUMBER:

IN-OFFICE SERIAL NUMBER : 7525-5F, 8420-5C

PUBLICATION: June 28, 1986

SUBSTANTIVE EXAMINATION: NOT REQUESTED

THE NUMBER OF INVENTION: 1 (total 4 pages)

1. Title of the Invention: Solid state image pickup device

Patent Application Sho 59-263366

Application December 13, 1984

2. Inventor(s)

Address: 3-3-5, Yamato, Suwa-shi

Suwa Seiko-sha

Name: Tetsuyoshi TAKESHITA

Address: 3-3-5, Yamato, Suwa-shi

Suwa Seiko-sha

Name: Hajime KURIHARA

Address: 3-3-5, Yamato, Suwa-shi

Suwa Seiko-sha

Name: Hideaki OKA

Address: 3-3-5, Yamato, Suwa-shi

Suwa Seiko-sha

Name: Kazumasa HASEGAWA

3. Applicant

Address: 2-4-1, nishi-shinjyuku, Shinjyuku-ku, Tokyo

Name: SEIKO EPSON CORPORATION

4. Attorney

Patent attorney: Tsutomu MOGAMI

SPECIFICATION

1. Title of the Invention

Solid state image pickup device

5

2. Scope of Claim for Patent

1. A solid state image pickup device of a type of detecting an amount of stored/discharged charges by a light receptive element formed on an insulating substrate, characterized in that a capacitor is provided with an upper electrode in parallel with said light receptive element by oxidizing a portion of a lower electrode of the light
10 receptive element.

2. The solid state image pickup device according to claim 1 characterized in that an amorphous silicon is used as the light receptive element, chromium or aluminum is used as the lower electrode and an additional capacitance of an oxide film is formed simultaneously with photoetching the amorphous silicon film.

15

3. Detailed Description of the Invention

"Field of the Invention in Industry"

The present invention relates to a solid state image pickup device utilizing solid state image pickup elements.

"Prior art"

20

Conventionally, CCD type or MOS type is practicable as a solid state image pickup element. In compared with an image pickup tube, the solid state image pickup element is proof against vibration and clash. The solid state image pickup element is characterized in very little power consumption to be used for a long span. Further, MOS type has bigger numerical aperture and has no limit of the amount of transfer charge compared to CCD type, so that a lot of signal can be output. However, MOS type has a defect of occurring a great noise. Fig. 3 shows a drawing of typical MOS type circuit. Referring to the drawing, the cause of noise occurrence will be
25

described. The noise is caused by horizontal MOS FET switch which opens or closes a circuit. It is most serious problem, which causes in the case that a wiring capacitance on vertical lines V_1 to V_n is large and electrode-substrate capacitance of transistors formed on V_1 to V_n is large, so that noise charge which remains on the lines is read out. There is no comparison between the amount of noise and the capacitance of the receptive portion, so
5 that the S/N ratio is considerably decreased. In addition to the above mentioned problem of noise, there is one more problem of smear for both CCD type and MOS type. One of reasons is due to occurrence charge caused by light, which is incident upon the other portion in addition to the receptive portion, is signal lines.

Therefore, elements in thin film form is formed by utilizing an insulator as a substrate, so that wiring capacitance is considerably reduced. Further, S/N ratio is increased by forming additional capacitor on the
10 receptive element. For example, as the additional capacitor, a thin film such as SiO_2 or Y_2O_3 is deposited in addition.

"Problem To Be Solved by The Invention"

However, in the above mentioned prior art, an additional thin film has to be formed in order to connect a receptive element with an additional capacitor. Therefore, process steps will increase to cause cost up.
15 As a result, noise will be caused because a thin film will not be formed uniformly.

Therefore, the present invention will solve the problem. An object of the present invention is to provide a solid state image pickup device having an additional capacitor with high evenness in parallel with the receptive element without increasing the process steps.

"Means To Solve The Problem"

20 The solid state image pickup device in the present invention is characterized in that the additional capacitor with high evenness can be easily formed in parallel with the receptive element by a method wherein a part of lower electrode of receptive element is oxidized by utilizing receptive element portion as a mask to provide a capacitor between upper and lower electrodes.

In particular, the present invention is utilized an oxidation film formed by a method wherein receptive
25 element is performed photoetching by the technique of dry etching using Freon gas comprising oxygen. Moreover, the present invention utilizes an amorphous silicon for the portion of receptive element and a polycrystalline silicon

for the drive portion, respectively. Through these procedures, the solid state image pickup device having small amount of smear can be formed increasing sensitivity and saturated light quantity.

"Performance"

According to the above mentioned structure in the present invention, an oxidation film formed on lower electrode of a receptive element will be an additional capacitor between lower electrode and upper electrode. As a result, the solid state image pickup element having small noise will be formed increasing saturated light quantity and S/N ratio.

"Example"

Fig. 1 shows a configuration drawing in accordance with the present example of the present invention.

Any receptive element or switching element can be used for a semiconductor substrate. In the present invention, an amorphous silicon photodiode is used as a receptive element, and poly-silicon TFT is used as a switching element, respectively. Fig. 2 shows an equivalent circuit of Fig. 1. In Fig. 1, (a) shows a cross sectional view and (b) shows a plan view. Process steps will be described as follows. A non-doped polycrystalline silicon layer 102 is formed on an insulating substrate 101 such as quartz glass and after forming a gate insulating film by thermal oxidation, a second polycrystalline silicon 103 to be a gate electrode is formed to be also a gate line. Subsequently, ion is implanted to provide a source and drain electrode. Then, after forming SiO_2 or the like as an interlayer insulating film 104, a contact hole is formed and a vertical line 105 is formed with a conductive material such as Al, upon which a polyimide resin or the like 106 is formed for leveling as an interlayer insulating film. Usually, poly-silicon TFTs are formed by the above mentioned method. Significant process steps according to the present invention will be described as follows. After forming a contact hole on the interlayer insulating film, a conductive thin film 107 is formed by using such as Cr or Al as lower electrode of pixel. This conductive thin film 107 should be easily oxidized and the oxide film should be high resistivity and dense since it is oxidized after the formation of the receptive film 108 using the receptive film (a photo resist may be disposed thereon) as a mask in order to form an additional capacitor. As an oxidation method; it can be considered various kinds of method, however, in case that a receptive film 108 is etched by plasma using oxygen and Freon, an oxidation film 109 is formed as a necessary result, so that there is no need to add oxidation process. After oxidation by the method, oxide plasma

treatment may be further conducted, or oxidation with thermal nitric acid or steam oxidation may be conducted.

Table 1 shows a characteristic example of forming a lower electrode 107 by using oxidation of Cr and Al-Si and in accordance with the present example. Here, the receptive film thin 108 is an amorphous silicon (referred to a-Si, hereinafter) formed by GD plasma CVD, and 110 may be any transparent conductive electrode (upper electrode),

5 here, ITO.

Table 1

CONDITION	ELEMENT CAPACITY (pF/100 μ m ²)	INSULATION PROPERTY
(1) a-Si is etched by using CF ₄ + O ₂	0.2	good
(2) O ₂ plasma treatment in addition to (1)	0.5	best
(3) thermal nitrate treatment in addition to (1)	0.5	good
(4) using Al-Si as electrode with condition (2)	0.2	regular
(5) oxidation by steam using Al-Si as electrode	0.3	good

Note) An electrode used in conditions (1) to (3) is Cr.

10

In the table 1, an amount of the element capacity is calculated by adding capacitance of a-Si to additional capacitor of an oxidation film. The capacitance of a-Si is approximately 0.01pF/100 μ m². Regarding to the uniformity, the condition (3) is best of all. Under the condition (3), dispersion of all elements is within a range of \pm 1%, and under the other conditions, it is within a range of \pm 2.5%. In any way, it is easier than the case of forming SiO₂ or dielectric thin film in additional process and probability of dispersion is small. (in case of SiO₂, the dispersion is within a range of \pm 5%)

15

Referring to the equivalent circuit in Fig. 2, through the above mentioned process, the circuit is provided

with an additional capacitor Ca in parallel with the receptive element Dil.

Moreover, metal is used as a lower electrode in the above mentioned example. Instead of using the metal, by using low resistance amorphous silicon which is doped impurities, an oxidation may be performed to form SiO_2 in order to use the SiO_2 as an additional capacitor.

5 "The effect of the Invention"

As mentioned above, according to the present invention, since the additional capacitor having a high uniformity can be formed extremely easily and inexpensively without increasing the process steps by using the pattern of a thin film receptive element as a mask, it is possible to easily obtain excellent solid image pickup devices with low cost having a large S/N ratio and a large saturated light quantity.

10 4. Brief Explanation of The Drawings

Fig. 1 is example of a solid state image pickup device in the present invention wherein (a) is a cross sectional view and (b) is a plan view.

Fig. 2 is a equivalent circuit drawing of the example.

15 Fig. 3 is a usual circuit drawing of MOS type solid state image pickup device.

101---substrate

103---gate electrode

105---vertical line

20 107---lower electrode

108---receptive thin film

109---oxidation film

110---upper electrode

Attorney

Tsutomu Mogami

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.